

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-038074

(43)Date of publication of application : 05.03.1983

(51)Int.Cl.

H04N 5/14

(21)Application number : 56-135326

(71)Applicant : SONY CORP

(22)Date of filing : 28.08.1981

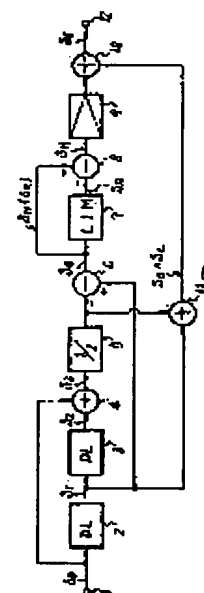
(72)Inventor : TAKADA SHINJI
GOTO KOICHI

(54) PROCESSING CIRCUIT FOR VIDEO SIGNAL

(57)Abstract:

PURPOSE: To prevent the deterioration of picture quality when the sharpness of a television picture is improved by adding an aperture correction signal from which noises are removed to input video signals from which high range components are substantially removed.

CONSTITUTION: An aperture correction signal is formed from an input video signal S_0 of an input terminal 1. This aperture correction signal is supplied to a noise removing circuit. Low range components SL of the input video signal S_0 from which noises are removed are supplied to an adder 10. By removal of noise signal SN and addition of high range component SH of augmented input video signal S_0 , high range components SH are intensified from an output terminal 12, and an output video signal S_6 removed of the noise signal SN contained in the high range components SH is obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭58—38074

⑫ Int. Cl.³
H 04 N 5/14

識別記号

庁内整理番号
6940—5C

⑬ 公開 昭和58年(1983)3月5日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 映像信号の処理回路

⑮ 特 願 昭56—135326
⑯ 出 願 昭56(1981)8月28日
⑰ 発 明 者 高田信司
東京都品川区北品川6丁目7番
35号ソニー株式会社内

⑱ 発 明 者 後藤晃一
東京都品川区北品川6丁目7番
35号ソニー株式会社内
⑲ 出 願 人 ソニー株式会社
東京都品川区北品川6丁目7番
35号
⑳ 代 理 人 弁理士 伊藤貞 外2名

明 細 書

発明の名称 映像信号の処理回路

特許請求の範囲

入力映像信号からアバーチャ補正信号を形成し、このアバーチャ補正信号を雑音除去回路に供給し、雑音の除去されたアバーチャ補正信号を実質的に高域成分が除去された入力映像信号に加算するようにした映像信号の処理回路。

発明の詳細な説明

本発明はテレビ画像の尖鋭度を改善するのに使用される映像信号の処理回路に関する。

従来テレビ画像の尖鋭度を改善するための回路としてアバーチャ補正回路がある。アバーチャ補正回路は、一般に、ハイパスフィルタや2次微分回路などにより映像信号の高域成分を増強することによってテレビ画像の尖鋭度を改善している。しかし、このような映像信号の高域成分を増強することによってテレビ画像の尖鋭度を改善すると、その高域成分を増強したときに、その高域成分に含まれている雑音信号も同時に増強されるので、

程かに尖鋭度は改善されるが、得られた映像信号のS/Nが劣化する。画質の低下したテレビ画像となってしまう欠点がある。

本発明は所定の点に鑑み、映像信号の高域成分を増強すると共にこの高域成分に含まれる雑音信号を除去して、テレビ画像の尖鋭度を改善したときに画質の劣下を生じないようにしたものである。

以下第1図を参照しながら本発明による映像信号の処理回路の一実施例について説明しよう。

同図において、(1)は入力端子を示し、この入力端子(1)に供給される入力映像信号 S_0 は、遅延量 τ_0 を有する遅延回路(2)及び(3)の直列回路を介して加算器(4)の一方の入力端子に供給される。この場合、入力映像信号 S_0 が第2図Aで示されるとすれば、遅延回路(2)の出力信号 S_1 及び遅延回路(3)の出力信号 S_2 は、第2図B及びCに示すように、入力映像信号 S_0 が夫々 τ_0 及び $2\tau_0$ 遅延された信号となる。ここで、遅延回路(2)及び(3)の遅延量 τ_0 は、後述するが、これら遅延回路(2)及び(3)で構成されるハイパス系及びローパス系が所定の周波数特性

を足す様に選ばれる。

加算器(4)の他方の入力端子には入力映像信号 S_0 が供給され、この加算器(4)において、入力映像信号 S_0 に遅延回路(3)の出力信号 S_2 が加算され、その出力として第2図Dに示すような信号 S_3 が得られる。この加算器(4)の出力信号 S_3 は、レベルを $\frac{1}{2}$ にシフトさせるレベルシフト回路(5)を介して減算器(6)の負入力端子に供給される。この減算器(6)の正入力端子には遅延回路(2)の出力信号 S_1 が供給され、この減算器(6)において、この出力信号 S_1 よりレベルシフト回路(5)の出力信号が減算され、その出力として第2図Eに示すような信号 S_4 が出力される。

ここで、遅延回路(2)及び(3)の伝達関数を D とおけば、入力端子(1)から減算器(6)の出力側までの伝達関数 $T_H(S)$ は、

$$T_H(S) = D - \frac{1}{2}(1 + D^2) \quad \dots (1)$$

となり、遅延量が τ_0 であることから、

$$|T_H(S)| = |\exp(-j\omega\tau_0) - 1| \quad \dots (2)$$

される。リミッタ回路(7)においては、映像信号のレベルに比べて雑音信号のレベルが小さいことに留意し、高域成分 S_H のうちレベルの低い部分は雑音信号 S_n とみなし、そのリミッタゲインを雑音信号 S_n のレベルに応じて決定することで雑音信号 S_n のみが抜き出されるようになされている。このリミッタ回路(7)で抜き出された雑音信号 S_n は増幅器(8)の負入力端子に供給される。この減算器(6)の正入力端子には、減算器(6)の出力信号、即ち雑音信号 S_n が含まれた高域成分 S_H が供給される。この減算器(6)においては、雑音信号 S_n が含まれた高域成分 S_H より雑音信号 S_n が減算され、その出力として雑音信号 S_n の除去された高域成分 S_H が得られる。

この減算器(6)より出力される高域成分 S_H は、増幅器(9)にて増強された後、加算器(10)の一方の入力端子に供給される。

一方、加算器(4)の出力信号 S_3 がレベルシフト回路(5)を介されて加算器(10)の一方の入力端子に供給される。この加算器(10)の他方の入力端子には遅

延回路(2)の出力信号 S_1 が供給され、この加算器(10)においては、これらの信号 S_3 及び S_1 が加算され、その出力として第2図Fに示すような信号 S_5 が得られる。

ここで、上述したと同様に遅延回路(2)及び(3)の伝達関数を D とおけば、入力端子(1)からこの加算器(10)の出力側までの伝達関数 $T_L(S)$ は、

$$\exp(-j\omega\tau_0) = \exp(-j2\pi f_p\tau_0) = -1 \quad \dots (3)$$

の式で求められる。

結局、減算器(6)の出力信号 S_4 は、入力映像信号 S_0 の中でも画像の輪郭部を司どる高域成分 S_H である。尚、この高域成分 S_H には当然周波数 f_p 付近の雑音信号 S_n が含まれている。

この減算器(6)の出力信号 S_4 、即ち雑音信号 S_n の含まれた高域成分 S_H は、リミッタ回路(7)に供給

される。リミッタ回路(7)においては、映像信号のレベルに比べて雑音信号のレベルが小さいことに留意し、高域成分 S_H のうちレベルの低い部分は雑音信号 S_n とみなし、そのリミッタゲインを雑音信号 S_n のレベルに応じて決定することで雑音信号 S_n のみが抜き出されるようになされている。このリミッタ回路(7)で抜き出された雑音信号 S_n は増幅器(8)の負入力端子に供給される。この減算器(6)の正入力端子には、減算器(6)の出力信号、即ち雑音信号 S_n が含まれた高域成分 S_H が供給される。この減算器(6)においては、雑音信号 S_n が含まれた高域成分 S_H より雑音信号 S_n が減算され、その出力として雑音信号 S_n の除去された高域成分 S_H が得られる。

ここで、上述したと同様に遅延回路(2)及び(3)の伝達関数を D とおけば、入力端子(1)からこの加算器(10)の出力側までの伝達関数 $T_L(S)$ は、

$$|T_L(S)| = D + \frac{1}{n}(1 + D^2) \quad \dots (4)$$

となり、更に遅延量が τ_0 であることから、

$$|T_L(S)| = |\exp(-j\omega\tau_0) + 1| \quad \dots (5)$$

という式が導かれる。

この(5)式は、第3図Bにその周波数特性を示すように、入力端子(1)から加算器(10)の出力側までの系が、周波数 f_p ($\approx 2\text{MHz}$) を中心とした阻止特性、即ち低域通過特性を有していることを意味している。

結局、加算器(10)より出力される信号 S_5 は、入力映像信号 S_0 の低域成分 S_L である。

この信号 S_3 、即ち低域成分 S_L は加算器 00 の他方の入力端子に供給される。加算器 00 においては、この信号 S_3 、即ち入力映像信号 S_0 の低域成分 S_L と、上述した雑音信号 S_n が除去され、そして増強された入力映像信号 S_0 の高域成分 S_H とが加算される。したがって、この加算器 00 の出力側より導出された出力端子 02 には高域成分 S_H が増強され、しかもこの高域成分 S_H に含まれる雑音信号 S_n が除去された第 2 図 Q に示すような出力映像信号 S_4 が得られる。

以上述べたように、本発明による映像信号の処理回路によれば、出力映像信号 S_4 の高域成分 S_H が増強されるので、テレビ画像の尖鋭度を改善することができ、しかも、この高域成分 S_H に含まれる雑音信号 S_n は除去されるので、このとき、従来みたいに雑音信号 S_n も同時に増強されて出力映像信号の S/N の劣化を生じるということは全くなく、テレビ画像の画質の低下を招くことはない。

次に第 4 図及び第 5 図は本発明の他の実施例を

示すものである。これら第 4 図及び第 5 図において第 1 図と対応する部分には同一符号を付して示す。

第 4 図に示す実施例においては、減算器 03 にて、遅延回路 02 の出力信号 S_1 から減算器 06 の出力信号 S_4 が減算され、その出力として、第 2 図 H に示すような信号 S_5 が得られ、この信号 S_5 が加算器 00 の他方の入力端子に供給されるようになされたものである。この場合、減算器 06 の出力信号 S_4 は入力映像信号 S_0 の高域成分 S_H (雑音信号 S_n が含まれる) であるから、減算器 03 の出力信号 S_5 は、入力映像信号 S_0 より高域成分 S_H を減算したもの、即ち低域成分 S_L である。したがって、この第 4 図に示す実施例においても、出力端子 02 には、入力映像信号 S_0 の低域成分 S_L と、雑音信号 S_n が除去され、そして増強された入力映像信号 S_0 の高域成分 S_H とが加算された出力映像信号 S_4 が得られる。

また、第 5 図に示す実施例は、より実際に即したものである。同図について説明するに、入力映

像信号 S_0 は、バッファ回路 04 及び 05 の直列回路を介して減算器 06 の負入力端子に供給されると共に、この入力映像信号 S_0 は、遅延量 τ_0 (例えば 250×10^{-9} 秒) の遅延回路 (25) 及びバッファ回路 07 の直列回路を介して減算器 06 の正入力端子に供給される。ここで、遅延回路 (25) の出力としては、入力映像信号 S_0 が τ_0 だけ遅延された第 2 図 B に示すような信号 S_1 が得られ、この信号 S_1 が減算器 06 の正入力端子に供給される。また、 S_1 が、この遅延回路 (25) の終端で反射されて始端に戻り、入力映像信号 S_0 が $2\tau_0$ だけ遅延された第 2 図 C に示すような信号 S_2 が得られ、この信号 S_2 はバッファ回路 08 を介して減算器 06 の負入力端子に供給される。結局、減算器 06 の負入力端子には、信号 S_0 と S_2 との加算された第 2 図 D に示すような信号 S_3 が供給されることになる。したがって、この減算器 06 の出力としては、信号 S_1 より S_3 が減算された第 2 図 E に示すような信号 S_4 、即ち入力映像信号 S_0 の高域成分 S_H (雑音信号 S_n を含む) が得られる。

この高域成分 S_H (雑音信号 S_n を含む) はバッファ回路 09 及びアッテネータ 08 を介してリミッタ回路 (7) に供給され、このリミッタ回路 (7) にて雑音信号 S_n が抜き出される。そして、抜き出された雑音信号 S_n はインバータ回路 09 を介して加算器 00 の一方の入力端子に供給される。この加算器 00 の他方の入力端子には、減算器 06 の出力信号 S_4 、即ち高域成分 S_H (雑音信号 S_n を含む) がバッファ回路 09 及びアッテネータ 08 の直列回路を介して供給される。結局、この加算器 00 の出力としては、雑音信号 S_n の除去された高域成分 S_H が得られる。そして、この高域成分 S_H は増幅器 09 にて増強された後、加算器 02 の第 1 の入力端子に供給される。

また、この加算器 02 の第 2 及び第 3 の入力端子には、バッファ回路 09 及び 09 の出力信号 S_1 及び S_2 が供給される。出力信号 S_1 及び S_2 が加算されると、第 2 図 P に示すような信号 S_5 、即ち入力映像信号 S_0 の低域成分 S_L となる。したがって、この加算器 02 においては、入力映像信号 S_0 の低域成分 S_L と、雑音信号 S_n が除去され、そして増

強された入力映像信号 S_0 の高域成分 S_H とが加算され、その出力として第2図Qに示すような出力映像信号 S_5 が得られる。そして、この出力映像信号 S_5 はアプテキータ回及びバンプ回路04の直列回路を介して出力端子02に得られる。

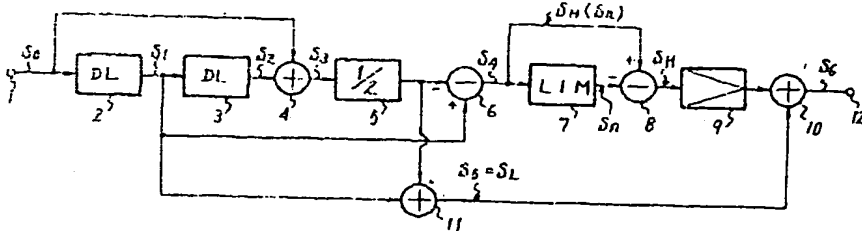
以上述べたように、第4図及び第5図に示す実施例においても、出力端子02には、第1図に示す実施例と同様の出力映像信号 S_5 が得られ、第1図に示す実施例と同様の作用効果を得ることができる。

図面の簡単な説明

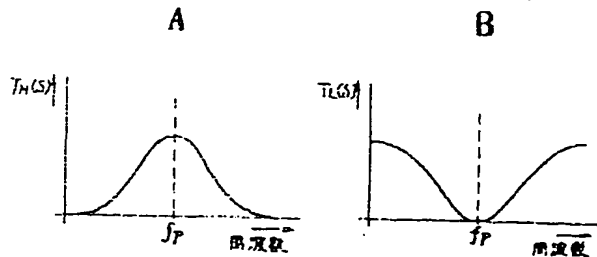
第1図は本発明による映像信号の処理回路の一実施例を示す構成図、第2図及び第3図は夫々本発明の説明に供する図、第4図及び第5図は夫々本発明の他の実施例を示す構成図である。

(1)は入力端子、(2)及び(3)は夫々遅延回路、(4)00及び(11)は夫々加算器、(6)及び(8)は夫々減算器、(7)はリミッタ回路、(9)は増幅器、02は出力端子である。

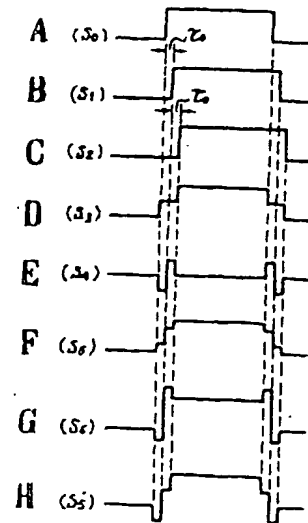
第1図



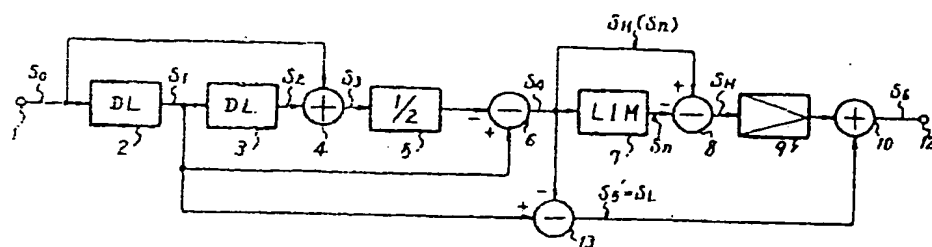
第3図



第2図



第 4 図



第 5 図

